



本多 弘樹
Hiroki HONDA



和田 康孝
Yasutaka WADA

研究课题

开发用于高性能计算的计算机系统、计算方式、最大限度发挥性能的用户支持技术

关键词

高性能计算, GPU 计算, GPGPU, 网格计算, 并行编译程序, 终端用户支持技术

所属专业	研究生院信息系统学研究所 信息系统基础学专业
研究成员	本多 弘樹 教授, 和田 康孝 助教
所属学会	IEEE, ACM, 信息处理学会, 电气信息通信学会
研究设备	网格实验环境, PC 刀片集群, GPGPU 实验装置

研究概要

开发用于高性能计算的并行处理技术

在连接多个处理器的多处理器系统上通过应用并行处理来提高处理速度的这种方式非常普及。并且随着计算机网络的高速化, 将网络上的计算机群作为一个多处理器系统来进行并行处理的方式也备受关注。

为了让用户轻松方便地运用基于并行处理的高性能计算, 需要计算机系统能自动进行并行处理的技术, 而不是让用户自己有意识地去进行并行处理。

因此该研究室致力于「高性能计算的并行处理技术」和发挥高性能计算系统性能的「用户支持技术」的开发。

由于耗电量的问题, 计算机单体性能的改善日益趋向极限。因此将具有性能优越的平均耗电量的 GPU、多核处理器应用到「高性能计算」中的研究备受关注。该研究室综合活用这些研究成果, 正在开发可调编程框架。

以前为了有效利用各个处理器, 需要运用个别编程方法来进行详细的调谐。

开发终端用户支持技术

该研究室致力研究的领域还有一个就是发挥高性能计算系统性能的「终端用户支持技术」。

为了发挥高性能计算系统潜藏的最好的性能, 用户必须具备较高的编程技能以及能进行繁杂调谐的能力。为了解决这种问题, 就要寻求技术来支持用户的使用。

开发网格构建技术

此外该研究室还推进用于构建网络的中间件技术的研究。作为构建网络的要素技术, 需要分布到广域的资源共享技术、联合解决问题的技术、虚拟复合组织体的构成·管理技术。

他们开发的程序库自动远程安装结构及服务器动态切换技术因为能够大大减轻用户使用网格时的麻烦而备受关注。

除此之外他们还在研究超过以前并行处理范围的宏观数据流处理方法及省电处理器结构等。

优势

JST 战略性创造研究推进事业 CREST 项目

该研究室在参与的 JST 战略性创造研究推进事业 (CREST 项目 2007~2012 年) 中, 他们提出了 ULP-HPC (Ultra Low Power HPC) 方案, 其目标是在 2017 年用高性能计算将平均耗电量性能提高 1000 倍。

其中他们以 GPU、ClearSpeed 生产的 FPGA 加速器、Cell 处理器为对象, 正在开发能够调整电力、性能参数的统一编程结构。

网罗高性能计算技术相关的广泛的研究领域

该研究室以高性能计算为中心课题, 从处理器结构到系统结构, 从系统软件到应用程序为对象从事相关的研究。

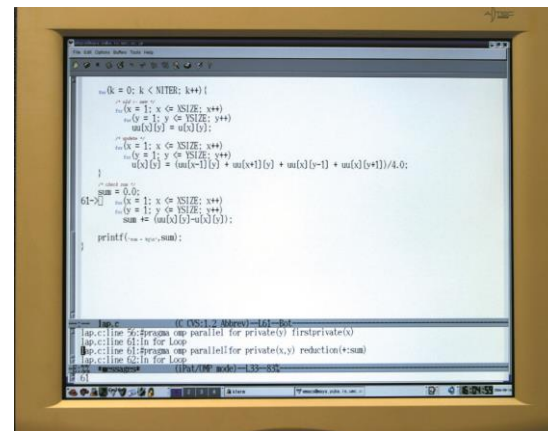
因此他们能够将研究开发的视野扩展到系统整体, 而不是局限于系统内部的要素技术。

未来展望

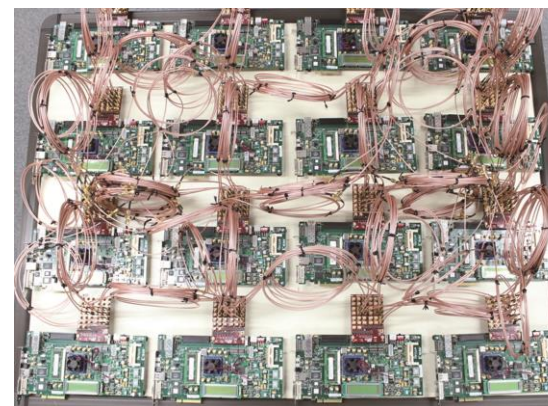
有机综合各种并行处理方式, 构建高性能计算系统

高性能计算的基础构建在考虑耗电量的同时, 还要发挥应用程序固有的并行性, 从芯片级别到网格这种广域分布式环境级别, 通过有效利用它们的并行处理来完成基础构建。

今后该研究室希望致力于高性能计算系统的构建, 能够有机综合用以前的应用层分别开发出的并行处理方法。



并行处理工具 iPat/OMP



众核处理器评价环境



GPGPU 实验装置